

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

CLIPPEDIMAGE= JP405267316A

PAT-NO: JP405267316A

DOCUMENT-IDENTIFIER: JP 05267316 A

TITLE: FORMATION METHOD OF COLLECTOR PLUG

PUBN-DATE: October 15, 1993

INVENTOR-INFORMATION:

NAME

KUNIYOSHI, KATSUYA

ASSIGNEE-INFORMATION:

NAME

NIPPON PRECISION CIRCUITS KK

COUNTRY

N/A

APPL-NO: JP04060516

APPL-DATE: March 17, 1992

INT-CL (IPC): H01L021/331;H01L029/73 ;H01L021/74

ABSTRACT:

PURPOSE: To prevent the diffusion (the swell) of impurities in a collector buried layer by a method wherein, when a collector plug is completed, the temperature of a heat treatment is reduced.

CONSTITUTION: (A) A first epitaxial layer 13 and a second epitaxial layer 14 are formed on a collector buried layer 12. (B) In a state that photoresist layers 15, 16 have been left, impurities are ion-implanted obliquely. Since the impurities are implanted into the first epitaxial layer 13 from the side of a sidewall, the photoresist layers 15, 16 act as a mask with reference to the second epitaxial layer 14, it is prevented that the impurities are implanted. (C) A trench isolation region is filled with an insulating

layer 17 and  
flattened; after that, a low- temperature heat treatment is  
executed at a  
prescribed temperature; a collector plug 13a is completed.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-267316

(43)公開日 平成5年(1993)10月15日

(51)Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/331

29/73

21/74

9169-4M

7377-4M

H 0 1 L 29/ 72

審査請求 未請求 請求項の数2(全 3 頁)

(21)出願番号 特願平4-60516

(22)出願日 平成4年(1992)3月17日

(71)出願人 390009667

日本プレシジョン・サーキット株式会社

東京都中央区八丁堀4丁目5番4号

(72)発明者 国吉 克哉

東京都中央区八丁堀四丁目5番4号 日本

プレシジョン・サーキット株式会社内

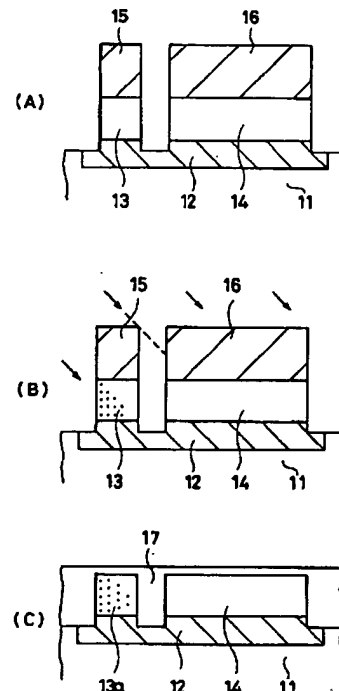
(74)代理人 弁理士 松田 和子

(54)【発明の名称】 コレクタプラグの形成方法

(57)【要約】

【目的】 コレクタプラグを完成させる際の熱処理温度を低減し、コレクタ埋込み層の不純物拡散（わきあがり）を防止することである。

【構成】 (A) コレクタ埋込み層12上に第1エピタキシャル層13および第2エピタキシャル層14を形成する。(B) フォトレジスト層15および16を残した状態で不純物を斜めイオン注入する。第1エピタキシャル層13に対しては側壁側から不純物が注入されるため、第1エピタキシャル層13の上から下まで不純物が注入される。第2エピタキシャル層14に対してはフォトレジスト層15および16がマスクとして作用するため、不純物の注入は阻止される。(C) トレンチ分離領域を絶縁層17で埋め平坦化した後、所定の温度で低温熱処理を行いコレクタプラグ13aを完成させる。



## 【特許請求の範囲】

【請求項1】 コレクタ埋込み層上に形成された第1エビタキシャル層にコレクタプラグを形成する方法において、不純物の斜めイオン注入を行うことにより、上記第1エビタキシャル層に対して上記不純物を注入することを特徴とするコレクタプラグの形成方法。

【請求項2】 コレクタ埋込み層と、上記コレクタ埋込み層上に形成された第1エビタキシャル層と、上記コレクタ埋込み層上に形成され上記第1エビタキシャル層と

トレンチ分離された第2エビタキシャル層とを有し、上記第1エビタキシャル層にコレクタプラグを形成する方法において、上記第1エビタキシャル層上に第1マスク層を上記第2エビタキシャル層上に第2マスク層を形成した状態で不純物の斜めイオン注入を行うことにより、上記第1エビタキシャル層に対しては上記不純物を注入し、上記第2エビタキシャル層に対しては上記第1マスク層および上記第2マスク層により上記不純物の注入を阻止することを特徴とするコレクタプラグの形成方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、バイポーラトランジスタにおけるコレクタプラグの形成方法に関するものである。

## 【0002】

【従来の技術】図2は、従来のコレクタプラグの形成方法を示した説明図である。31はシリコン基板、32はコレクタ埋込み層、33はコレクタプラグ33aとなる第1エビタキシャル層、34はエミッタ/ベース/コレクタ形成領域となる第2エビタキシャル層、35はトレンチ分離領域を埋める絶縁層、36はフォトレジスト層である。

【0003】つぎに、図2(A)～(D)にしたがって、従来の製造方法を説明する。

【0004】(A)コレクタ埋込み層32が形成されたシリコン基板31上にエビタキシャル層を形成し、トレンチ分離により第1エビタキシャル層33および第2エビタキシャル層34を形成する。(B)トレンチ分離領域を絶縁層35で埋め平坦化する。(C)フォトレジスト層36をマスクとして、第1エビタキシャル層33に不純物をイオン注入する。第1エビタキシャル層33が厚いため、第1エビタキシャル層の上部のみ不純物が注入される。(D)第1エビタキシャル層33に注入された不純物を下部まで拡散させるために高温で熱処理を行い、コレクタプラグ33aを完成させる。

## 【0005】

【発明が解決しようとする課題】上記従来の方法では、コレクタプラグ33aを完成させる際の高温熱処理により、コレクタ埋込み層32の不純物拡散(わきあがり)

が非常に大きなものとなり、バイポーラトランジスタの活性領域を正確にコントロールすることが困難になるとう問題点があった。

【0006】本発明の目的は、コレクタプラグを完成させる際の熱処理温度を低減し、コレクタ埋込み層の不純物拡散(わきあがり)を防止することである。

## 【0007】

【課題を解決するための手段】本発明は、コレクタ埋込み層上に形成された第1エビタキシャル層にコレクタプラグを形成する方法において、不純物の斜めイオン注入を行うことにより、第1エビタキシャル層に対して不純物を注入するものである。

## 【0008】

【実施例】図1は、本発明におけるコレクタプラグの形成方法の実施例を示した説明図である。11はP型のシリコン基板、12はN型のコレクタ埋込み層、13はコレクタプラグ13aとなるN型の第1エビタキシャル層、14はエミッタ/ベース/コレクタ形成領域となるN型の第2エビタキシャル層、15および16はフォトレジスト層(第1マスク層15、第2マスク層16)、17はトレンチ分離領域を埋める絶縁層である。

【0009】つぎに、図1(A)～(C)にしたがって製造方法を説明する。

【0010】(A)コレクタ埋込み層12が形成されたシリコン基板11上にエビタキシャル層を形成し、このエビタキシャル層上にフォトレジスト層15および16を形成する。つぎに、このフォトレジスト層15および16をマスクとしてエビタキシャル層をエッチングし、第1エビタキシャル層13および第2エビタキシャル層14を形成する。このエッチング工程により、各領域はトレンチ分離されることになる。

【0011】(B)上記フォトレジスト層15および16を残した状態で、N型の不純物を矢印の方向へ斜めイオン注入する。第1エビタキシャル層13に対しては側壁側から不純物が注入されるため、第1エビタキシャル層13の上から下まで不純物が注入される。一方、第2エビタキシャル層14に対してはフォトレジスト層15および16がマスクとして作用するため、不純物の注入は阻止される。この斜めイオン注入の角度は、エビタキシャル層13および14の厚さ、フォトレジスト層15および16の厚さ、第1エビタキシャル層13と第2エビタキシャル層14との分離間隔等に基いて適宜選定されるが、一般的には30度～50度程度にすることが好ましい。

【0012】(C)フォトレジスト層15および16を除去した後、トレンチ分離領域を絶縁層17で埋め平坦化する。つぎに、所定の温度で低温熱処理を行いコレクタプラグ13aを完成させる。すでに述べたように、第1エビタキシャル層13には上から下まで不純物が注入されているため、このような低温熱処理が可能となる。

3

したがって、コレクタ埋込み層12の不純物拡散（わきあがり）を大幅に低減することが可能となる。

【0013】

【発明の効果】本発明では、不純物の斜めイオン注入を行うことにより第1エピタキシャル層に対して不純物を注入するので、第1エピタキシャル層には上から下まで不純物を注入することが可能となる。したがって、コレクタプラグを完成させる際の熱処理温度を低減でき、コレクタ埋込み層の不純物拡散（わきあがり）を防止することが可能となる。

【図面の簡単な説明】

4

【図1】本発明のコレクタプラグの形成方法の実施例を示した説明図である。

【図2】従来のコレクタプラグの形成方法を示した説明図である。

【符号の説明】

12……コレクタ埋込み層

13……第1エピタキシャル層

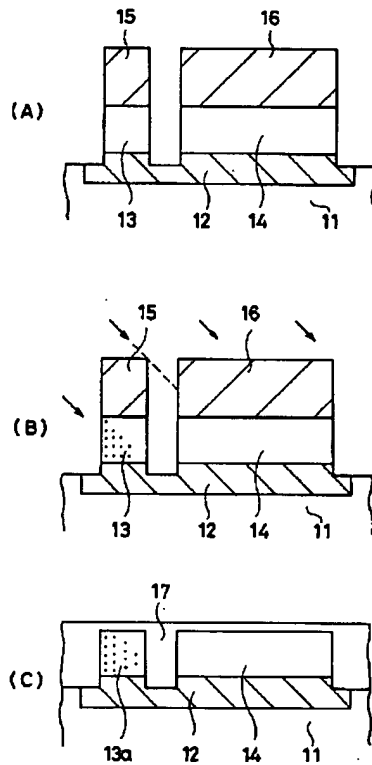
13a……コレクタプラグ

14……第2エピタキシャル層

15……フォトリソスト層（第1マスク層）

16……フォトリソスト層（第2マスク層）

【図1】



【図2】

